**有关岗位需求与描述如下：**

| **岗位编号** | **岗位名称** | **岗位描述** | **条件需求** | **数量** | **联系人及简历投递邮箱** |
| --- | --- | --- | --- | --- | --- |
| 8s01 | CMP工艺工程师 | 1、负责CMP工艺的开发；2、负责CMP设备的操作、运行及维护。 | 1.理工科专业，本科及以上学历；2.2年以上CMP工艺开发经验；3.熟悉半导体制程者优先。 | 1 | 彭老师：wpeng@mail.sim.ac.cn |
| 8s02 | 刻蚀工艺工程师 | 1、负责ICP、RIE或IBE等刻蚀工艺的开发；2、负责ICP、RIE或IBE设备的操作、运行及维护。 | 1.理工科专业，本科及以上学历；2.2年以上ICP、RIE或IBE工艺开发经验；3.熟悉半导体制程者优先。 | 1 | 彭老师：wpeng@mail.sim.ac.cn |
| 8s05 | 实验员 | 1、负责平台化学品、工艺气体、备件耗材等物料的管理；2、负责工艺设备操作；3、协助进行设备安装调试与维护维修。 | 1.理工科专业，大专及以上学历；2.熟悉工艺设备操作，大专学历要求2年以上工作经历，本科学历要求1年以上工作经历，研究生学历可为应届生；3.熟悉半导体制程、具有危化品等特种作业资格认证者优先。 | 2 | 彭老师：wpeng@mail.sim.ac.cn |
| 8s06 | 博士后/项目副研 | 1.超导/金属/超导薄膜生长，超导SNS约瑟夫森结、大规模集成工艺与电路研发；2.超导数字电路应用研究；3.工作表现优秀者可留任固定研究人员。 | 1.物理学或者微电子专业硕士、博士；2.熟悉超导器件微纳加工工艺过程；3.熟悉液氦温区电学和数字电路测试表征；4.有超导SNS薄膜生长、超导约瑟夫森结制备与表征经验者优先。 | 1 | 王老师：zwang@mail.sim.ac.cn |
| 8s07 | 博士后/项目副研 | 1.超导氮化铌系SIS约瑟夫森结、大规模集成工艺与电路研发；2.超导数字电路应用研究；3.工作表现优秀者可留任固定研究人员。 | 1.物理学或者微电子专业硕士、博士；2.熟悉超导器件微纳加工工艺过程；3.熟悉液氦温区电学和数字电路测试表征；4.有超导SIS薄膜生长、超导约瑟夫森结制备与表征经验者优先。 | 1 | 王老师：zwang@mail.sim.ac.cn |
| 8s08 | 超导数字电路设计研发 | 1.负责超导集成电路数字电路的仿真设计；2.参与测试；3.进行数字仿真平台EDA开发。 | 1.物理或者电子专业；2.熟悉Verilog、VHDL等模型编写及集成电路数字仿真，至少2年相关工作经验；3.有EDA软件开发经验者优先。 | 1 | 任老师：jieren@mail.sim.ac.cn |
| 8s09 | 超导存储器研发 | 负责超导存储器设计。 | 1.物理或者电子专业；2.有2年以上半导体存储器设计经验；3.熟悉Cadence Virtuoso软件。 | 1 | 任老师：jieren@mail.sim.ac.cn |
| 8s10 | 超导混合电路设计研发 | 1.负责超导集成电路混合电路的仿真设计；2.参与测试，高带宽（DC->50 GHz）的EM仿真设计。 | 1.物理或者电子专业；2.熟悉Sonnet、HFSS等EM仿真软件；3.熟悉Cadence Virtuoso软件。 | 1 | 任老师：jieren@mail.sim.ac.cn |
| 8s11 | 超导版图设计研发 | 负责超导集成电路电路单元库的建库以及超导集成电路的版图设计。 | 1.物理或者电子专业；2.熟悉Cadence Virtuoso等版图设计软件；3.熟悉Cadence SKILL语言，并有模拟电路仿真经验。 | 1 | 任老师：jieren@mail.sim.ac.cn |
| 8s12 | 超导模型建库和PDK | 1.负责超导集成电路的模型库建立和PDK文件建立；2.相关EDA所需二次开发。 | 1.物理或者电子专业；2.熟悉HSPICE等模拟电路仿真流程；3.半导体建模建库经验者优先。 | 1 | 任老师：jieren@mail.sim.ac.cn |
| 8s13 | 超导EDA开发 | 1.负责超导集成电路综合工具；2.布局布线工具开发3.静态时序分析工具开发. | 1.物理或者电子专业；2.熟悉半导体集成电路综合、布局布线工具；3.熟悉Cadence SKILL语言。 | 1 | 任老师：jieren@mail.sim.ac.cn |
| 8s14 | 超导高速测试 | 负责超导集成电路的高频（> 20 GHz）测试系统的搭建和进行超导集成电路的测试。 | 1.物理或者电子专业；2.动手能力强，有较强学习能力；3.有高频测试2年以上工作经验。 | 1 | 任老师：jieren@mail.sim.ac.cn |
| 8s16 | 博士后/项目副研 | 1.负责超导/铁磁/超导薄膜生长2.超导磁性约瑟夫森结阵列与电路制备工艺研发；3.磁性超导约瑟夫森结的表征测量，以及面向超导存储器件应用研究 | 物理、微电子、电子工程等相关专业博士 | 1 | 陈老师：leichen@mail.sim.ac.cn |
| 8s17 | 博士后/项目副研 | 1. 负责超导纳米结、阵列、电路制备工艺研发；2.超导器件表征测试，以及面向超导存储器件应用研究 | 物理、微电子、电子工程等相关专业博士 | 1 | 陈老师：leichen@mail.sim.ac.cn |
| 8s18 | 博士后/项目副研 | 1.负责Scanning SQUIDMicroscope（SSM）探针工艺研发；2.SSM测量系统搭建；3.SSM面向超导电路检测应用研究。 | 1.物理学或者电子工程专业博士；2.熟悉低温超导器件制备与表征；3.熟悉扫描探针显微镜；4.有搭建低温扫描探针显微镜，或者SQUID读出电路者优先。 | 1 | 陈老师：leichen@mail.sim.ac.cn |
| 8s19 | 博士后/项目副研 | 1.负责新型超导约瑟夫森结的仿真单元库建立;2.负责新型超导存储电路设计、制版和功能模拟仿真。 | 物理、微电子、电子工程等相关专业博士 | 1 | 陈老师：leichen@mail.sim.ac.cn |
| 8s20 | 磁电阻器件设计和测试 | 1.同其他科研和工程人员合作开展磁存储器件的研发工作2.负责磁电子器件测试平台的建设和维护3.负责对磁电子器件进行测试表征和结果分析4.参与磁存储器存储单元阵列电路的设计 | 1.电子工程、物理或相关专业，具有硕士及以上学历的应届毕业生，或本科毕业具有2-5年集成电路测试、电子器件测试相关工作经历2.熟悉数字、模拟电路测量表征等知识，熟悉示波器、源表、射频信号源等仪器，具有较强的动手能力和学习能力3.有Labview或Python编程经验者、或有磁学/自旋电子学器件科研经验者优先 | 1 | 叶老师：li\_ye@cymram.com |
| 8s21 | 低温磁电阻器件设计和测试 | 1.承担中科院微系统所先导专项低温磁存储器的相关研发工作2.开展低温磁存储器相关的器件物理、材料设计等方面的科研工作3.负责磁电子器件低温测试平台的建设和维护4.负责对磁电子器件进行低温测试表征和结果分析5.参与低温磁存储器集成电路的设计 | 1.具有博士学位，需具备独立从事科研工作的能力，有从事实验低温物理的科研经验2.具有物理或相关专业硕士学历，或本科毕业具有2-5年集成电路器件测试相关工作经历、有低温或高频测试经者优先3.熟悉数字、模拟电路测量表征等知识，熟悉示波器、源表、射频信号源等仪器，具有较强的动手能力和学习能力4. 有磁学/自旋电子学器件科研经验者，或有Labview、Python编程经验者优先5. 符合条件的申请人应具备诚实、认真的工作态度与开放、友善的团队工作精神 | 1 | 叶老师：li\_ye@cymram.com |
| 8s23 | 超导电路互联技术工程师 | 开展面向超导集成电路系统级互联技术研究，包括光电探测技术、射频技术、高速数字电路、低温技术等等； | 1.硕士或以上学历；2.无线电物理、超导电子学、低温物理、半导体光电器件等专业背景。 | 2 | 尤老师lxyou@mail.sim.ac.cn |
| 8s24 | 项目主管 | 1.负责项目的日常管理，包括会议组织、预算编制与执行、采购与报销、文档收集整理、进度跟踪及沟通协调等；2.负责领导交办的其他事务。 | 1.本科或本科以上学历；2.具有2年以上项目管理经验；3.熟练使用办公软件及网络工具；4.具有超导专业背景者优先。 | 1 | 张老师wei.zhang@mail.sim.ac.cn |
| 8s35 | 超导封装技术研发人员 | 开展面向超导传感器、探测器及集成电路芯片的封装技术研究。 | 1. 硕士或以上学历；2.电子元器件封装技术/可靠性研究背景；熟悉低温和射频测试技术优先考虑。 | 2 | 尤老师lxyou@mail.sim.ac.cn |
| 8s36 | 电路设计工程师（Hspice建模） | 承担先导专项低温磁存储器的相关研发工作;负责开发建立MRAM存储单元器件Hspice仿真模型 | 1.微电子、物理等相关专业硕士及以上学历;会使用Cadence Virtuoso、Hspice等设计仿真软件;具备verilog/VHDL等硬件语言基础，有脚本编程能力；从事过存储器电路设计或具备磁电子学相关经验者优先 | 1 | 叶老师：li\_ye@cymram.com |
| 8s37 | 电路设计工程师（存储器电路设计） | 承担低温磁存储器的相关研发工作；负责MRAM存储器电路设计工作 | 2.电子工程或微电子专业硕士及以上学历；3年以上模拟混合电路工作经验，熟练使用EDA电路设计仿真软件；具有SRAM、Nor、DRAM等存储器电路设计经验 | 1 | 叶老师：li\_ye@cymram.com |